

パッドライブラリ

提供： 金沢大学集積回路工学研究室

資料： rev.2013.8.27, 金沢大学, 北川章夫

分類	IO
ライブラリ名	MERL_PAD
提供形式	Cadence IC6
テクノロジーデバイス	Rohm CMOS 180nm
必須ライブラリ	roh018frames roh018iocells
設計者	不明
最終更新日	2013.8.27
連絡先	北川 章夫 920-1192 石川県金沢市角間町 金沢大学 理工研究域 電子情報学系 Phone/FAX 076-234-4863 Email kitagawa@is.t.kanazawa-u.ac.jp

1. ファイルの説明

ファイル	説明
MERL_PAD.tar	Cadance IC6 用パッドやフィルターなど

2. 概要

研究室で標準的に使用している各種 PAD レイアウトを集めたライブラリ。

セル名	説明
PAD_EB	電子ビームプローバで正確なノード電圧を測定するための PAD
PAD_PICO	GGB 社ピコプローブ用の PAD
PAD_5M_84	マニュアルワイヤーボンディングに適した少し大きめの内部 PAD
PAD_RFPROBE150u	カスケード社の 150um ピッチ GS/SG 高周波プローブ対応の内部 PAD
Rohm_IO_FILLER	ローム社提供の IO バッファ間を接続するフィルター
TOP_INIT2525_160P	ローム社 2.5mm 角トップレイアウト例 (VDEC 160pin 用標準配置)

3. パッドの仕様

パッド	接続レイヤー	サイズ	概算容量
PAD_EB	M1-M4	3u×3u	0.4fF
PAD_PICO	M1-M4	3u×3u (腕 3u×1u)	1.0fF
PAD_5M_84	M1-M4	84u×84u	230fF
PAD_RFPROBE150u	M1-M4	84u×84u	230fF

4. 使用上の注意

TOP_INIT2525_160P は、VDEC の 160pin パッケージの標準配置に対応。80pin パッケージとは異なるので注意。VDEC 標準ピン配置は、VDEC およびサブセンターの LSI テスタを使用する場合のみ準拠する必要があり、独自に基板を作成するのであれば、電源位置を入れ替えてもかまわない。